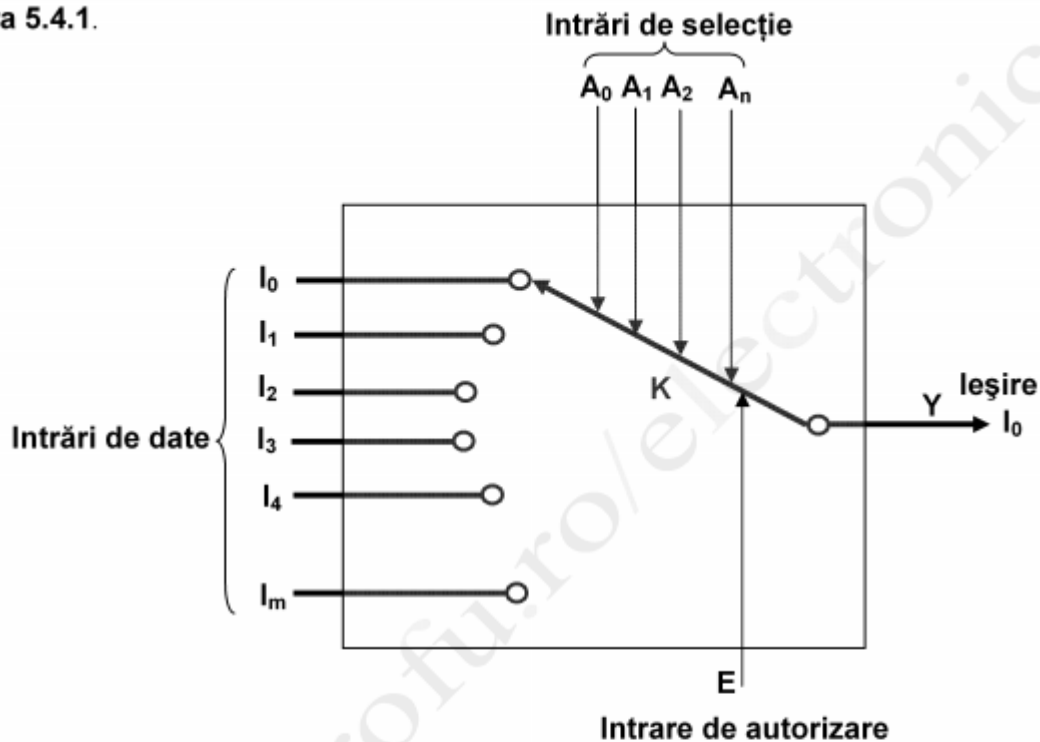


## 5.4. MULTIPLEXOARE

**Multiplexoarele (MUX)** – sunt circuite logice combinaționale cu  $m$  intrări și o singură ieșire, care permit transferul datelor de la una din intrări spre ieșirea unică. Selecția intrării de la care se transferă datele se face prin intermediul unui cuvânt de cod de selecție numit **adresă**, cuvânt care are  $n$  biți. Numărul de intrări  $m$  este egal cu numărul combinațiilor logice de adresă  $2^n$  a căror apariție urmează să autorizeze accesul succesiv al intrărilor către ieșire ( $m=2^n$ ). Schema de principiu a unui multiplexor este prezentată în **figura 5.4.1**.



**Figura 5.4.1** Schema de principiu a unui multiplexor

În funcție de poziția comutatorului K la ieșirea Y va fi transmis semnalul uneia din intrările de date I. Poziția comutatorului este comandată de nivelul logic al intrărilor de selecție (A<sub>1</sub>, A<sub>2</sub>,...A<sub>n</sub>), care formează adresa unei anumite intrări de date. Multiplexorul mai este prevăzut cu o intrare de autorizare (E) care permite funcționarea sau blocarea multiplexorului.

În practică se utilizează următoarele tipuri de multiplexoare:

- Cu 2 intrări și o linie de adresă (SN74LS157, CDB 4157)
- Cu 4 intrări și 2 linii de adresă (SN74LS153, CDB 4153)
- Cu 8 intrări și 3 linii de adresă (SN74LS151, CDB 4151)
- Cu 16 intrări și 4 linii de adresă (SN74LS150, CDB 74150)

## 1. MULTIPLEXOR CU 2 INTRĂRI

Acest multiplexor (fig.5.4.2 a) permite transferul datelor de pe intrările de date  $I_0$  și  $I_1$  la ieșirea  $Y$  în funcție de starea logică a intrării de selecție  $A$  conform tabelului de adevăr din (fig. 5.4.2 b).

Când  $A=0$  pe ieșirea  $Y$  se transferă datele de pe intrarea  $I_0$

Când  $A=1$  pe ieșirea  $Y$  se transferă datele de pe intrarea  $I_1$

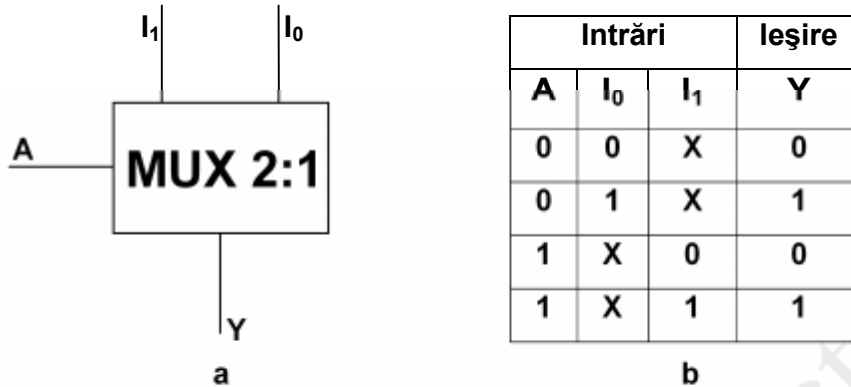


Figura 5.4.2 Multiplexor cu 2 intrări

Realizat cu porți logice elementare, multiplexorul cu 2 intrări arată ca în figura 5.4.3

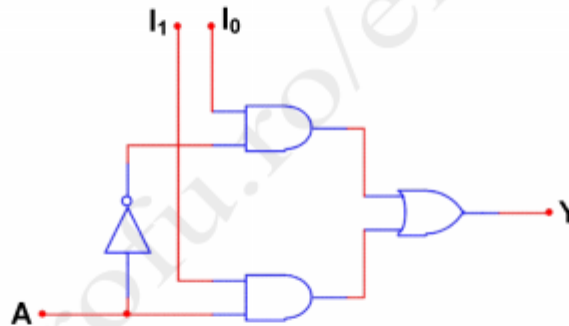
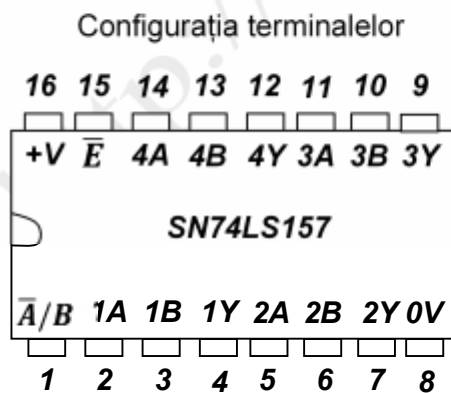


Figura 5.4.3 Multiplexorul cu 2 intrări realizat cu porți logice

Prezentarea circuitului SN 74LS157 (4 multiplexoare cu 2 intrări)



Tabelul de adevăr

INTRĂRI				Ieșire
$\bar{E}$	$\bar{A}/B$	A	B	Y
1	X	X	X	0
0	1	1	X	1
0	1	0	X	0
0	0	X	1	1
0	0	X	0	0

Figura 5.4.4 Multiplexorul cu 2 intrări SN74SL157

## 2. MULTIPLEXOR CU 4 INTRĂRI

Acest multiplexor (fig.5.4.5 a) permite transferul datelor de pe intrările de date  $I_0, I_1, I_2, I_3$  la ieșirea  $Y$  în funcție de starea logică a intrărilor de selecție  $A_0, A_1$  conform tabelii de adevăr din ( fig. 5.4.5 b).

Când  $A_1=0, A_0=0$  ( 0 ) pe ieșirea  $Y$  se transferă datele de pe intrarea  $I_0$

Când  $A_1=0, A_0=1$  ( 1 ) pe ieșirea  $Y$  se transferă datele de pe intrarea  $I_1$

Când  $A_1=1, A_0=0$  ( 2 ) pe ieșirea  $Y$  se transferă datele de pe intrarea  $I_2$

Când  $A_1=1, A_0=1$  ( 3 ) pe ieșirea  $Y$  se transferă datele de pe intrarea  $I_3$

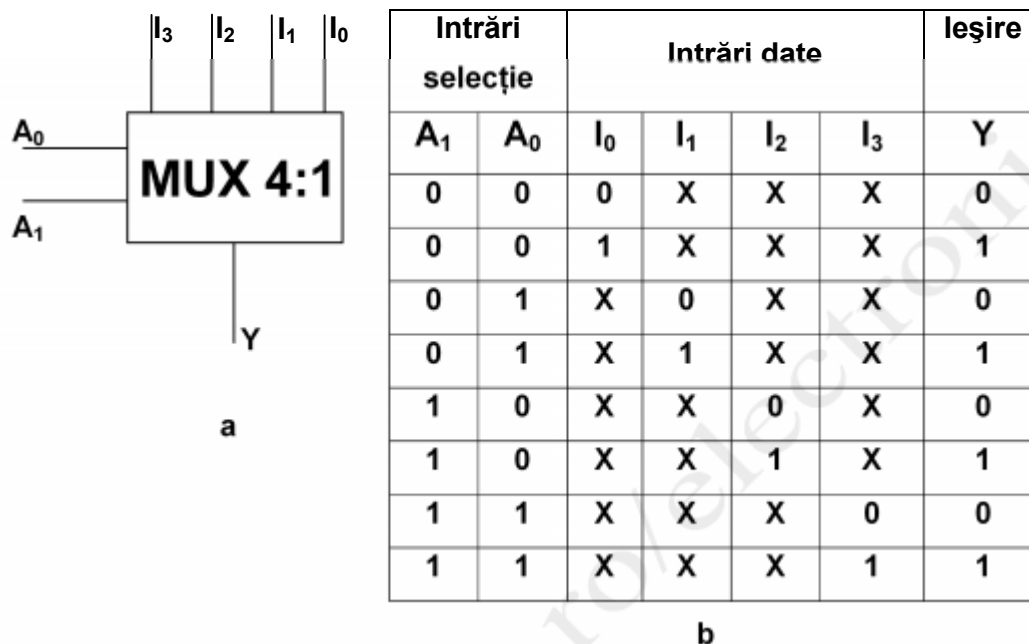


Figura 5.4.5 Multiplexor cu 4 intrări

Realizat cu porți logice elementare, multiplexorul cu 4 intrări arată ca în figura 5.4.6

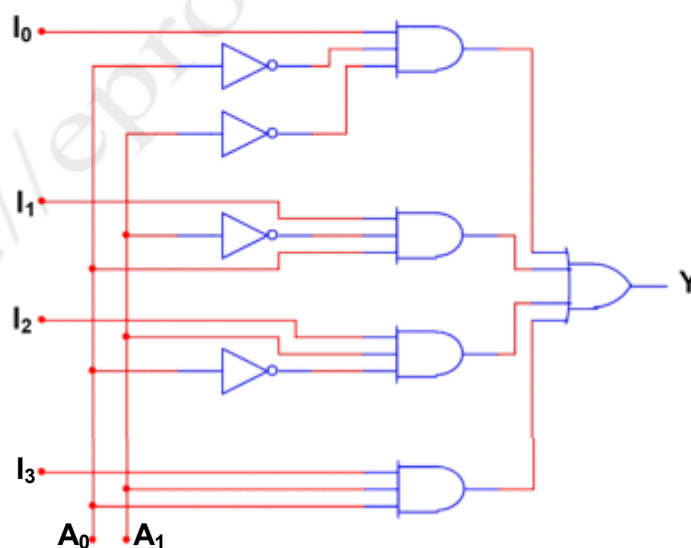
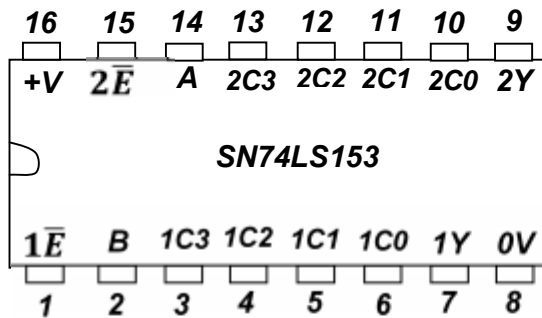


Figura 5.4.6 Multiplexorul cu 4 intrări realizat cu porți logice

Prezentarea circuitului **SN 74LS153** (2 multiplexoare cu 4 intrări)

Configurația terminalelor



Tabelul de adevăr

Intrări selecție		Intrări date				Autorizare	Ieșire
B	A	C0	C1	C2	C3	$\bar{E}$	Y
X	X	X	X	X	X	1	0
0	0	0	X	X	X	0	0
0	0	1	X	X	X	0	1
0	1	X	0	X	X	0	0
0	1	X	1	X	X	0	1
1	0	X	X	0	X	0	0
1	0	X	X	1	X	0	1
1	1	X	X	X	0	0	0
1	1	X	X	X	1	0	1

Figura 5.4.7 Multiplexorul cu 4 intrări SN74SL153

### 3. MULTIPLEXOR CU 8 INTRĂRI

Acest multiplexor (fig.5.4.8 a) permite transferul datelor de pe intrările de date  $I_0, I_1, I_2, I_3, I_4, I_5, I_6, I_7$ , la ieșirea  $Y$  în funcție de starea logică a intrărilor de selecție  $A_0, A_1, A_2$  conform tabelii de adevăr din ( fig. 5.4.8 b).

Când  $A_2=0, A_1=0, A_0=0$  ( 0 ) pe ieșirea  $Y$  se transferă datele de pe intrarea  $I_0$

Când  $A_2=0, A_1=0, A_0=1$  ( 1 ) pe ieșirea  $Y$  se transferă datele de pe intrarea  $I_1$

Când  $A_2=0, A_1=1, A_0=0$  ( 2 ) pe ieșirea  $Y$  se transferă datele de pe intrarea  $I_2$

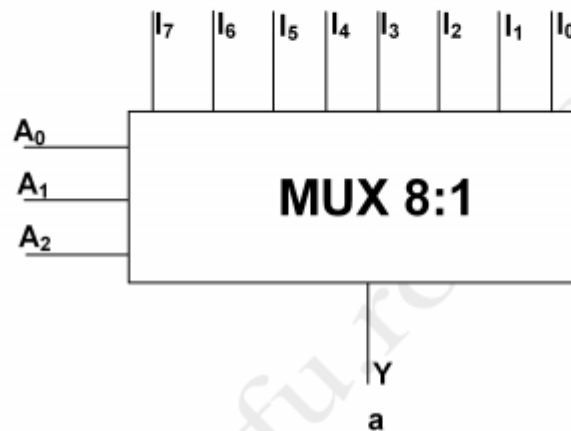
Când  $A_2=0, A_1=1, A_0=1$  ( 3 ) pe ieșirea  $Y$  se transferă datele de pe intrarea  $I_3$

Când  $A_2=1, A_1=0, A_0=0$  ( 4 ) pe ieșirea  $Y$  se transferă datele de pe intrarea  $I_4$

Când  $A_2=1, A_1=0, A_0=1$  ( 5 ) pe ieșirea  $Y$  se transferă datele de pe intrarea  $I_5$

Când  $A_2=1, A_1=1, A_0=0$  ( 6 ) pe ieșirea  $Y$  se transferă datele de pe intrarea  $I_6$

Când  $A_2=1, A_1=1, A_0=1$  ( 7 ) pe ieșirea  $Y$  se transferă datele de pe intrarea  $I_7$

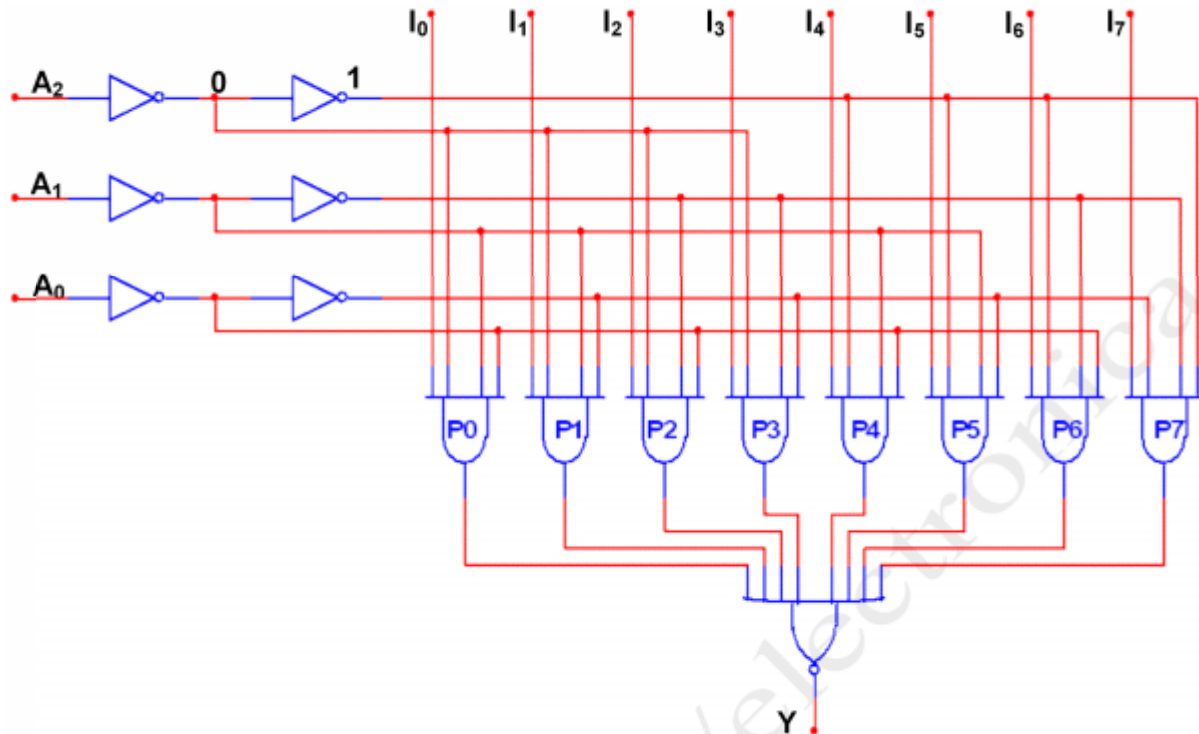


INTRĂRI SELECȚIE			IEȘIRE
A2	A1	A0	Y
0	0	0	$I_0$
0	0	1	$I_1$
0	1	0	$I_2$
0	1	1	$I_3$
1	0	0	$I_4$
1	0	1	$I_5$
1	1	0	$I_6$
1	1	1	$I_7$

b

Figura 5.4.8 Multiplexor cu 8 intrări

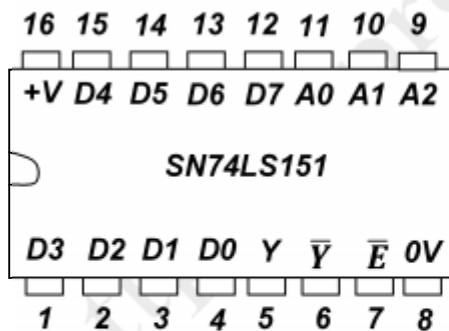
Realizat cu porți logice elementare, multiplexorul cu 8 intrări arată ca în **figura 5.4.9**



**Figura 5.4.9** Multiplexorul cu 8 intrări realizat cu porți logice

Prezentarea circuitului **SN 74LS151** (1 multiplexor cu 8 intrări)

Configurația terminalelor



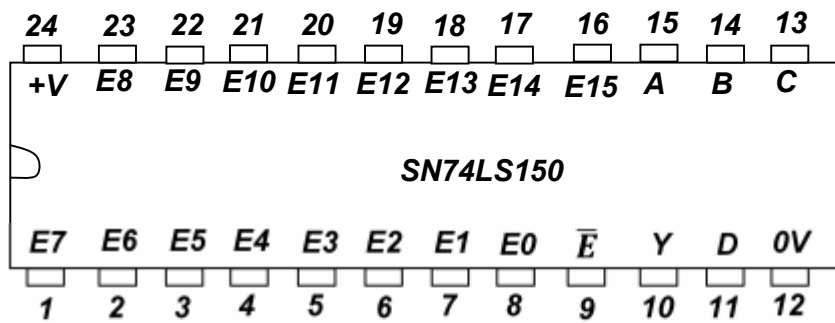
Tabelul de adevăr

INTRĂRI			IEȘIRI		
SELECȚIE			Autorizare	Y	$\bar{Y}$
A2	A1	A0	$\bar{E}$		
X	X	X	1	0	1
0	0	0	0	D0	$\overline{D0}$
0	0	1	0	D1	$\overline{D1}$
0	1	0	0	D2	$\overline{D2}$
0	1	1	0	D3	$\overline{D3}$
1	0	0	0	D4	$\overline{D4}$
1	0	1	0	D5	$\overline{D5}$
1	1	0	0	D6	$\overline{D6}$
1	1	1	0	D7	$\overline{D7}$

**Figura 5.4.10** Multiplexorul cu 8 intrări SN74SL151

Prezentarea circuitului **SN 74LS150** (1 multiplexor cu 16 intrări)

Configurația terminalelor



Tabelul de adevăr

INTRĂRI					ieșire
D	C	B	A	$\bar{E}$	Y
X	X	X	X	1	1
0	0	0	0	0	$\bar{E}0$
0	0	0	1	0	$\bar{E}1$
0	0	1	0	0	$\bar{E}2$
0	0	1	1	0	$\bar{E}3$
0	1	0	0	0	$\bar{E}4$
0	1	0	1	0	$\bar{E}5$
0	1	1	0	0	$\bar{E}6$
0	1	1	1	0	$\bar{E}7$
1	0	0	0	0	$\bar{E}8$
1	0	0	1	0	$\bar{E}9$
1	0	1	0	0	$\bar{E}10$
1	0	1	1	0	$\bar{E}11$
1	1	0	0	0	$\bar{E}12$
1	1	0	1	0	$\bar{E}13$
1	1	1	0	0	$\bar{E}14$
1	1	1	1	0	$\bar{E}15$

Figura 5.4.11 Multiplexorul cu 16 intrări SN74SL150

## VERIFICAREA PRACTICĂ A MULTIPLEXORULUI CU 4 INTRĂRI - SN 74LS153

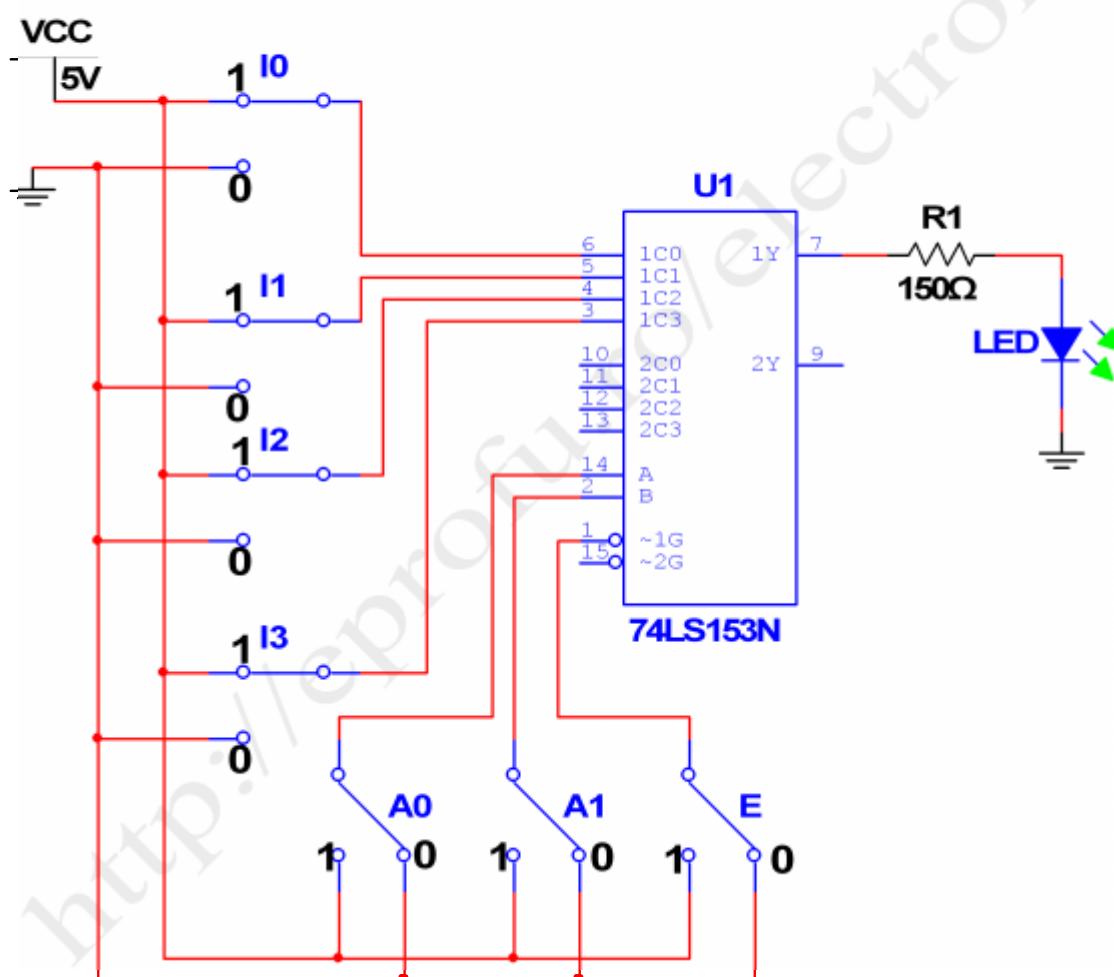
În **figura 5.4.12** este schema unui circuit de verificare practică a unui multiplexor cu 4 intrări realizată cu simulatorul Multisim.

Comutatoarele **I0, I1, I2** sunt intrările de date care pot fi **0 logic** sau **1 logic** în funcție de poziția comutatorului.

Comutatoarele **A0, A1** sunt intrările de selecție care pot fi **0 logic** sau **1 logic** în funcție de poziția comutatorului.

Comutatorul **E** este intrarea de autorizare care poate fi **0 logic** sau **1 logic** în funcție de poziția comutatorului.

La ieșirea circuitului (**Y**) este conectat prin intermediul unui rezistor **R** un **LED** care luminează în **1 logic** și este stins în **0 logic**.



**Figura 5.4.12** Schemă de verificare a multiplexorului SN74SL153

Pentru verificarea funcționării se poziționează comutatoarele conform tabelii de adevăr din **figura 5.4.5** și se observă starea LED-ului de la ieșirea multiplexorului.