

4.2. CIRCUITE LOGICE ÎN TEHNOLOGIE INTEGRATĂ

În prezent, circuitele logice se realizează în exclusivitate prin tehnica integrării monolitice. În funcție de tehnologia utilizată, circuitele logice integrate se împart în două categorii:

- Circuite integrate bipolare – TTL (au în componență tranzistori bipolari)
- Circuite integrate monopolare – MOS (au în componență tranzistori cu efect de câmp)

4.2.1 CIRCUITE LOGICE INTEGRATE BIPOLARE

Familia de circuite integrate **TTL** (*Transistor Transistor Logic*), este cea mai răspândită familie de circuite integrate logice.

Circuitele sunt realizate cu tranzistori bipolari fără condensatori de cuplaj între ei (cu cuplaj direct).

Cea mai răspândită familie de circuite logice integrate TTL este seria **74xx** pentru aplicații comerciale (tabelul 4.2.1).

Tabelul 4.2.1 – Exemple de circuite integrate TTL

Codul circuitului integrat	Tipul porților	Numărul intrărilor unei porți	Numărul porților pe circuitul integrat
7404	NOT	1	6
7408	AND	2	4
7411	AND	3	3
7421	AND	4	2
7432	OR	2	4
7400	NAND	2	4
7410	NAND	3	3
7420	NAND	4	2
7430	NAND	8	1
7402	NOR	2	4
7427	NOR	3	3
7486	XOR	2	4

PARAMETRII CIRCUITELOR LOGICE INTEGRATE TTL

- Tensiunea de alimentare: **4,75 V 5,25 V**

- Tensiunile de intrare:

- **0 V..... 0,8 V sunt interpretate ca 0 logic (L)**
- **2 V..... 5 V sunt interpretate ca 1 logic (H)**

Tensiunea de intrare corespunzătoare nivelului L: $V_{IL(MAX)} = 0,8 \text{ V}$

Tensiunea de intrare corespunzătoare nivelului H: $V_{IH(MIN)} = 2 \text{ V}$

Domeniul 0,8 V....2 V dintre cele două nivele limită se numește **domeniu de incertitudine**

- Tensiunile de ieșire:

- **0 V..... 0,4 V sunt interpretate ca 0 logic (L)**
- **2,4 V..... 5 V sunt interpretate ca 1 logic (H)**

Tensiunea de ieșire garantată pentru nivelului L: $V_{OL(MAX)} = 0,4 \text{ V}$

Tensiunea de ieșire garantată pentru nivelului H: $V_{OH(MIN)} = 2,4 \text{ V}$

Diferența, în modul, dintre tensiunea de ieșire garantată și tensiunea de intrare corespunzătoare reprezintă **marginea de zgomot** a porții.

$$V_{IL} - V_{OL} = V_{OH} - V_{IH} = 0,4 \text{ V}$$

Cu toate că este garantată o margine de zgomot de numai 0,4 V, practic, o poartă TTL are o margine de zgomot de 1,4 V.

- Curenții de intrare

- Valoarea curentului de intrare garantat pentru nivelul L: $I_{IL} = -1,6 \text{ mA}$
- Valoarea curentului de intrare garantat pentru nivelul H: $I_{IH} = 40 \text{ }\mu\text{A}$

- Curenții de ieșire

- Valoarea curentului de ieșire garantat pentru nivelul L: $I_{OL} = 16 \text{ mA}$
- Valoarea curentului de ieșire garantat pentru nivelul H: $I_{OH} = -800 \text{ }\mu\text{A}$

- Factorul de încărcare (sortanță) - “fan-in” ; “fan-out”

- **Fan-in** reprezintă numărul maxim de ieșiri ce pot fi conectate în paralele la o intrare
- **Fan-out** reprezintă numărul maxim de intrări ce pot fi conectate la o ieșire
Pentru porțile TTL standard **fan-out = 10**

- **Timpul de propagare** (timpul de întârziere la propagarea informației)

- Timpul de propagare pentru variația ieșirii din L în H $t_{pLH} = 12 \text{ ns}$
- Timpul de propagare pentru variația ieșirii din H în L $t_{pHL} = 8 \text{ ns}$

Valoarea medie tipică a timpului de propagare este **10 ns**.

POARTA TTL ȘI-NU (NAND)

Toate seriile TTL au drept circuit fundamental poarta ȘI-NU (NAND).
Seria TTL 74xx are poarta logică fundamentală realizată cu 4 tranzistori bipolari, conectați ca în **figura 4.2.1**.

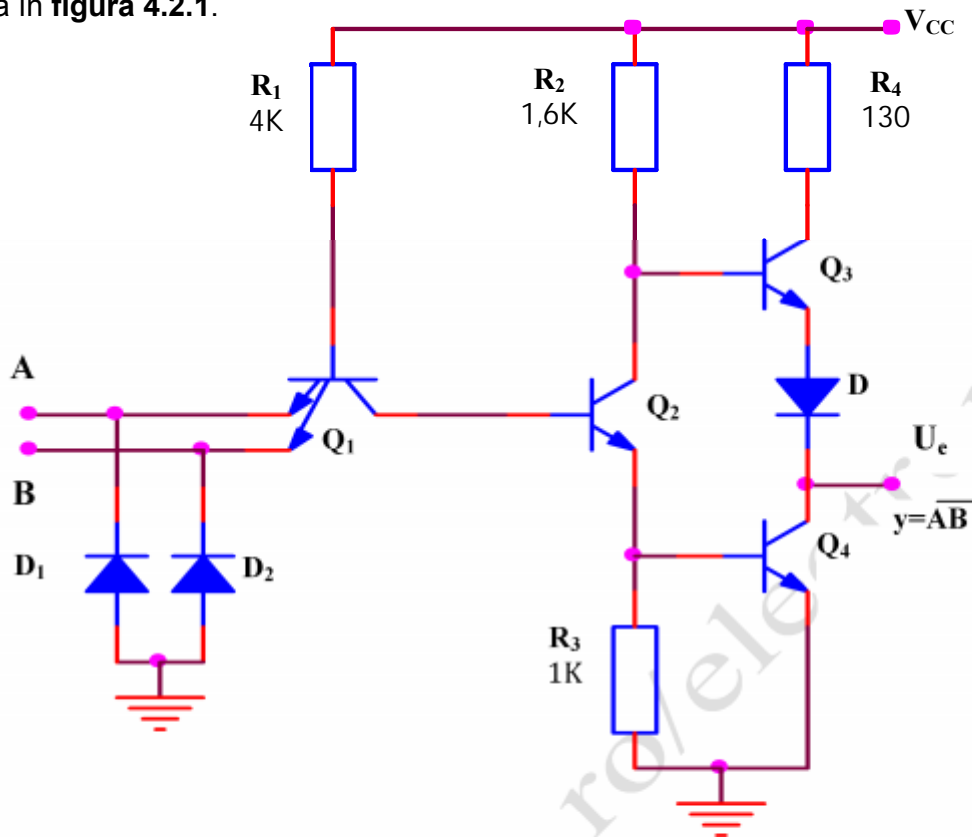


Figura 4.2.1 Poartă TTL standard

Elementele constructive ale circuitului:

- Tranzistorul multiemitor **Q1** - realizează funcția logică **ȘI**
- Tranzistorul **Q2** – realizează funcția logică **NU**
- Tranzistoarele **Q3, Q4**, dioda **D** – etaj de ieșire contratimp, asigură o impedanță de ieșire mică
- Diodele **D1, D2** – diode de tăiere, limitează oscilațiile negative de intrare și amortizează oscilațiile parazite

Funcționarea circuitului:

- Dacă una dintre intrările **A** sau **B** este în “0” logic, tranzistorul **Q1** se saturează.

Q1 saturat ⇒ **Q2 blocat** ⇒ **Q4 blocat** și **Q3 saturat**

În această situație la ieșire este “1” logic.

- Dacă ambele intrări **A** și **B** sunt în “1” logic, tranzistorul **Q1** este blocat.

Q1 blocat ⇒ **Q2 saturat** ⇒ **Q4 saturat** și **Q3 blocat**

În această situație la ieșire este “0” logic.

REGULI DE UTILIZARE ALE CIRCUITELOR LOGICE DIN FAMILIA TTL

1. Nici o intrare a unui circuit logic TTL nu se lasă flotantă (neconectată).
 - a. La circuitele **ȘI** respectiv **ȘI-NU** intrările neutilizate se conectează prin intermediul unei rezistențe de polarizare R_p la $+V_{CC}$
 - b. La circuitele **SAU** respectiv **SAU-NU** intrările neutilizate se conectează direct la „masa” montajului.
2. Intrările neutilizate se pot conecta la alte intrări.
3. Ieșirile circuitelor logice nu se conectează niciodată direct la $+V_{CC}$ sau **masă**.
4. Este interzisă interconectarea ieșirilor a două sau mai multe circuite TTL dacă există posibilitatea ca aceste ieșiri să ajungă la niveluri logice diferite.
5. Decuplarea circuitelor integrate TTL este obligatorie. Deoarece pe durata frontului consumul unei porți crește de circa 20 de ori față de curentul mediu de alimentare, pentru a evita o cădere de tensiune pe traseele de alimentare mai mare de 0,5 V, se conectează condensatori nepolarizați între aceste trasee care decuplează circuitele integrate TTL.

4.2.2 CIRCUITE LOGICE INTEGRATE MONOPOLARE

Circuitele logice integrate realizate în tehnologie monopolară se împart în 3 familii:

- Familia PMOS – utilizează numai tranzistoare MOS cu canal de tip P. Aceste circuite au procesul de fabricație simplu dar viteza de comutație mică.
- Familia NMOS – utilizează numai tranzistoare MOS cu canal de tip N. Aceste circuite au procesul de fabricație mai complicat dar viteza de comutație este mare.
- Familia CMOS – utilizează tranzistoare MOS complementare unele cu canal de tip P și altele cu canal de tip N. Aceste circuite au o viteză de comutație medie și un consum redus de energie. Circuitele integrate CMOS sunt la ora actuală cele mai utilizate circuite logice integrate monopolare datorită următoarelor particularități:
 - Gamă mare pentru tensiunea de alimentare: **3,5 V ... 15 V**
 - Putere de consum mică
 - Viteză de lucru bună
 - Imunitate la zgomot foarte bună : **45%**
 - Densitate de integrare mare

Circuitele logice CMOS se fabrică în mai multe serii, cea mai utilizată fiind seria **40xx** (vezi tabelul 4.2.2).

Tabelul 4.2.2 – Exemple de circuite integrate CMOS

Codul circuitului integrat	Tipul porților	Numărul intrărilor într-o poartă	Numărul porților pe circuitul integrat
MMC 4001	NOR	2	4
MMC 4002	NOR	4	2
MMC 4011	NAND	2	4
MMC 4012	NAND	4	2
MMC 4023	NAND	3	3
MMC 4025	NOR	3	3
MMC 4030	XOR	2	4
MMC 4068	NAND	8	1
MMC 4069	NOT	1	6
MMC 4071	OR	2	4
MMC 4072	OR	4	2
MMC 4073	AND	3	3
MMC 4075	OR	3	3
MMC 4078	NOR	8	1
MMC 4081	AND	2	4
MMC 4082	AND	4	2

În familia de circuite logice CMOS poarta fundamentală este **INVERSORUL** (poarta **NU**). Inversorul CMOS este prezentat în **figura 4.2.2** și se compune din doi tranzistori MOS complementari, unul cu canal indus de tip p , **pMOS** și altul cu canal indus de tip n , **nMOS** conectați în serie, cu grilele (G) și drenele (D) conectate împreună .

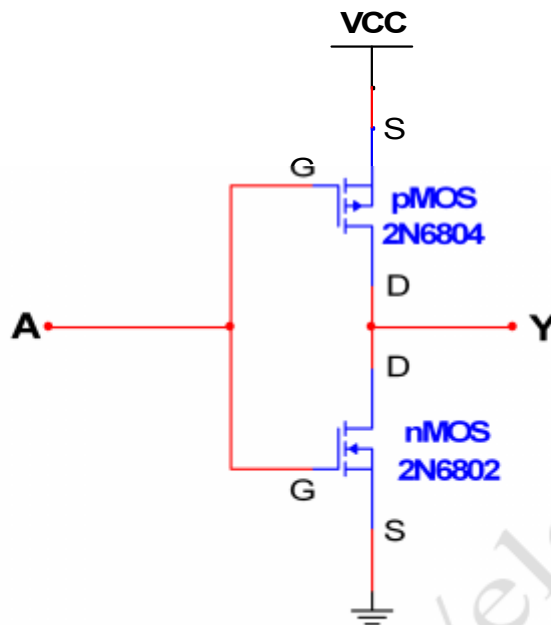


Figura 4.2.2 Inversorul CMOS

FUNCȚIONARE.

Sursa tranzistorului **pMOS** este conectată la $+V_{CC}$ iar sursa tranzistorului **nMOS** este conectată la masa montajului (-). Grilele celor doi tranzistori reprezintă **intrarea (A)** iar drenele reprezintă **ieșirea (Y)**.

În situația în care intrarea **A** este conectată la masă (**0 logic**), tensiunea pe grila tranzistorului **nMOS** este sub tensiunea de prag necesară deschiderii tranzistorului situație în care tranzistorul **nMOS** este **blocat**. În același timp tensiunea pe grila tranzistorului **pMOS** este (în valoare absolută) peste tensiunea de prag situație în care tranzistorul **pMOS** este în **conducție**. Dacă tranzistorul **pMOS** este în conducție se comportă ca un întrerupător închis iar la ieșirea **Y** a circuitului va fi $+V_{CC}$ (**1 logic**).

În situația în care intrarea **A** este conectată la $+V_{CC}$ (**1 logic**), tensiunea pe grila tranzistorului **pMOS** este sub tensiunea de prag necesară deschiderii tranzistorului situație în care tranzistorul **pMOS** este **blocat**. În același timp tensiunea pe grila tranzistorului **nMOS** este (în valoare absolută) peste tensiunea de prag situație în care tranzistorul **nMOS** este în **conducție**. Dacă tranzistorul **nMOS** este în conducție se comportă ca un întrerupător închis iar la ieșirea **Y** a circuitului va fi 0 V (**0 logic**).

În **figura 4.2.3** este prezentată o schemă practică de realizare a unui inversor CMOS cu tranzistori MOS.

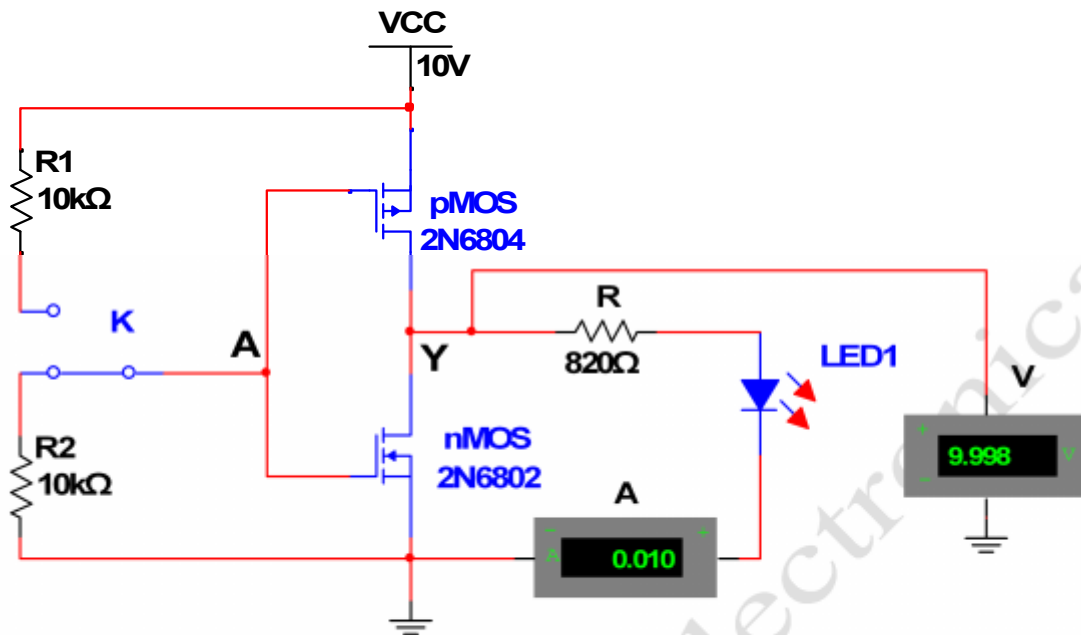


Figura 4.2.3 Poartă logică NU realizată cu tranzistori MOS

Când comutatorul **K** este conectat la masa montajului (prin intermediul rezistorului **R2**), intrarea inversorului **A** este în **0 logic** situație în care ieșirea inversorului **Y** este în **1 logic** iar **LED 1 luminează**.

Când comutatorul **K** este conectat la + V_{CC} (prin intermediul rezistorului **R2**), intrarea inversorului **A** este în **1 logic** situație în care ieșirea inversorului **Y** este în **0 logic** iar **LED 1 nu luminează**.